

Handbuch der Leiterplattentechnik


Band 5


Teil I

Dr. Klaus Ritz

Erste Auflage mit 755 Abbildungen
und 87 Tabellen



Fachverlag für  Oberflächentechnik –
Galvanotechnik

 Produktion von Leiter-
platten und Systemen

BAD SAULGAU GERMANY

www.leuze-verlag.de

Vorwort

16 Jahre liegen zwischen diesem Band 5 und dem letzten Handbuch der Leiterplattentechnik, dem 2003 erschienenen Band 4. Er hatte die meisten der heute eingesetzten Technologien bereits beschrieben. Doch inzwischen hat sich vieles weiterentwickelt – deutlich kleinere Strukturen und embedding in den Leiterplattenaufbau sind Beispiele. So konnten zwar Kapitel aus Band 4 überarbeitet und teils erheblich erweitert in den vorliegenden Band 5 übernommen werden. Doch Themen wie ‘Insulated Metal Substrate’ (IMS), Gedruckte Elektronik, Basismaterialien, mechanische Bearbeitung und Embedded Components machten zusätzliche Kapitel erforderlich.

Zwischen dem aktuellen Band und seinem Vorgänger liegen auch 16 Jahre Marktgeschehen: Trends setzten sich fort, Sichtweisen und Strategien änderten sich, neue Chancen und Risiken ergaben sich. Heute hat die deutsche Leiterplattenindustrie eine radikale Schrumpfkur hinter sich und besteht nur noch aus etwa 30 Unternehmen. Auch auf europäischer Ebene erging es der PCB-Branche ähnlich: Von über 550 Produzenten zu Beginn der Nuller-Jahre sind noch etwa 200 übrig. In den letzten zwei Jahren erlebten diese einen erfreulichen Aufschwung: Die zeitweilige Knappheit bei Kupferfolien und Laminaten hat zu Engpässen in der asiatisch dominierten Lieferkette geführt, was die europäische Automobilindustrie bewog, Aufträge wieder stärker in Europa zu platzieren. Mit Investitionen in modernste Produktionstechnologien, sowie mit Mergers & Akquisitions will die PCB-Branche die Chancen von Digitalisierung, industrieller Automatisierung, Elektromobilität, autonomem Fahren und 5G nachhaltig nutzen. Ob ein High-Quality-/Premium-Konzept bei steigender Abhängigkeit vom Leitmarkt Asien tragfähig bleibt, muss man weiterhin mit gewisser Sorge fragen. Problematisch ist, dass Europa bei Flexmaterialien vollständig auf Zulieferungen aus USA und zunehmend Asien angewiesen ist. Der europäischen Leiterplattenindustrie ist zu wünschen, dass sie weiterhin Wege findet, sich zu behaupten und durch Innovation und strategische Entscheidungen erfolgreich zu bleiben.

Herzlich danken möchte ich sowohl den jetzigen Autoren des Handbuchs, als auch den früheren Autoren, die das Grundgerüst für den nun vorliegenden Band 5 gelegt haben. Ohne ihren Einsatz wäre dieses Buch, das in seinen zwei Teilen die Leiterplattentechnik umfassend behandelt, nicht zustande gekommen. Mein Dank gilt auch dem Leuze-Verlag und insbesondere Frau Sylvia Leuze-Reichert für ihr Engagement, ihre Unterstützung und schlussendlich für das Verlegen dieses Werkes.

Im Frühjahr 2019

Dr. Klaus Ritz

Einleitung

Die geschichtliche Entwicklung der Gedruckten Schaltung ist eng mit dem Namen *Paul Eisler* verknüpft. Er arbeitete ab 1936 in London, wo er entscheidend an der Einführung und Entwicklung der Gedruckten Schaltungstechnik tätig war und auch ein erstes Patent anmeldete.

Früheste Anwendung war die Radiotechnik mit Röhren. 1953 erschien sein Buch *Technology of Printed Circuits*, dessen Übersetzung 1961 mit dem Titel „Gedruckte Schaltungen – Technologie der Folienätztechnik“ im Carl Hanser Verlag erschienen ist. Mit Folien sind auf isolierende, starre Träger auflaminierte Cu- Folien gemeint. Ein zukunftsweisendes Buch, das viele Entwicklungen der Herstellung und Anwendungen beschreibt: Photoverfahren, gedruckte Elemente, flexibles Cu-kaschiertes Trägermaterial sowie (analoge) Mikrowellenschaltungen wie Microstrip und Filter sowie faltbare Schaltungen. Stellvertretend daraus die *Abbildung 1.1* eines Radios aus dem Jahr 1942.

Bis in die 60er Jahre des letzten Jahrhunderts war die elektronische Welt analog: Radio, Fernsehen und die gesamte Mess- und Regeltechnik basierten auf analogen Signalen (Signale die in entsprechenden Intervallen alle Zwischenwerte annehmen können) und deren Verarbeitung. Proportional- Integral- und Differential-Regler waren die in den Regelungen eingesetzten Schaltungen. Rechner waren Analogrechner.

Der Zeitraum um 1948 muss jedoch als vorentscheidend für die weitere Entwicklung der Elektronik angesehen werden. *Shannon* [1] publizierte 1949 das Abtasttheorem (sampling theorem), das zeigt, wie oft ein (periodisches) Signal gemessen (Abtastung, sampling) werden muss, um aus den zeitdiskreten Messwerten (Zahlen!) den ursprünglichen zeitlichen (analogen) Signalverlauf wieder rekonstruieren zu können. In den gleichen Zeitraum (1948) fällt die Erfindung und Einführung des Transistors.

Es beginnt eine parallel verlaufende Beeinflussung von Signal(-theorie), Bauelement und Gedruckter Schaltung. Die Reihenfolge Röhre, Transistor, und Integrierte Schaltung korreliert zeitlich mit einlagigen Schaltungen, 2-lagigen durchkontaktierten Schaltungen und Mehrlagen-Schaltungen, den Multilayern. Der Vorgang Abtasten wird als Digitalisierung (lat.: digitus, → Finger → mit Fingern zählen) bezeichnet und benutzt die Theoreme von *Fourier* (Pulse und deren Darstellung), die aus dem Jahr 1822 stammen. Auch der Transistor (1948) war zunächst ohne unmittelbare Bedeutung, aber die Weiterentwicklung zu integrierten Schaltungen und zum Computer einerseits – er ist selbst ein digitales System – und die Weiterentwicklung in der Theorie der digitalen Signalverarbeitung andererseits führten ab ca. 1980 zu einer Entwicklung, die als digitale Revolution in der Signalverarbeitung bezeichnet werden muss.

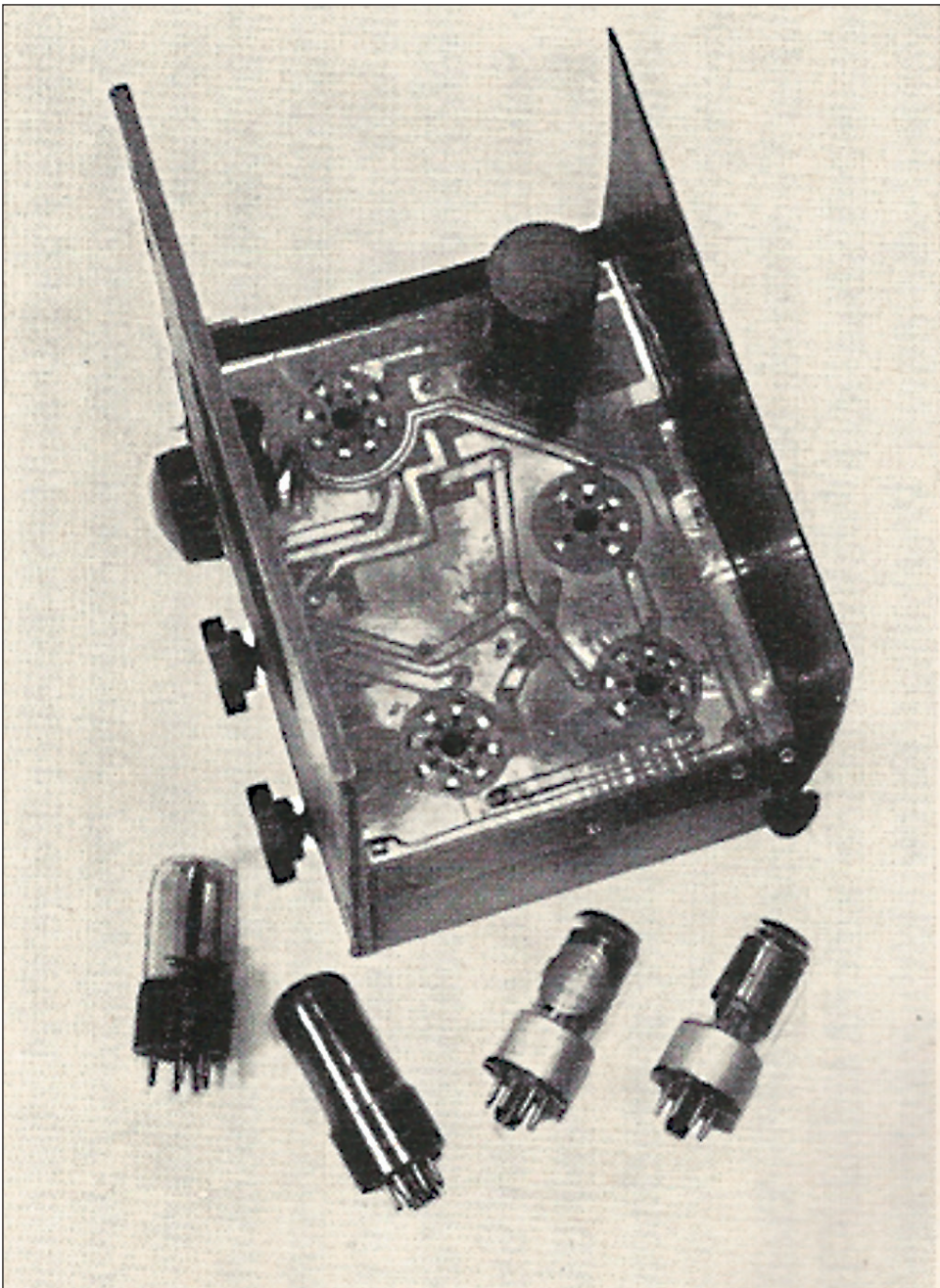


Abb. 1.1: Das erste Gerät mit gedruckter Schaltung. Es wurde im Jahr 1942 vom Verfasser und seinem Assistenten G. Parker hergestellt. Zur Anwendung gelangten Sieb- und Photodruck. Die gedruckte Schaltung ist bereits in zwei Ebenen durchgeführt. Die untere Schaltungsebene ist zur elektrischen Verbindung von Vorder- und Hinterfront zweimal abgewinkelt

Sensoren liefern meist ein analoges, elektrisches Signal einer zu regelnden Größe, wie z. B. Drehzahl, Auslenkung, Temperatur. Dieses wird von einem AD-Wandler (analog zu digital Umsetzung) durch zeitliches Abtasten in eine Folge zeitdiskreter Signalwerte umgewandelt, die jeweils für ein Abtastintervall als Vektor aufgefasst werden und in einen Computer eingelesen werden.

Nach der rechnerischen Bearbeitung erfolgt wieder eine Rückverwandlung durch DA-Wandler zu analogen Signalen, die dann die verschiedensten Endgeräte steuern. In der Medizinelektronik sind Computer (!) - Tomographen (CT) und die farbkodierte Doppler-Sonographie mit der nachfolgenden Bilderzeugung erst durch den Einsatz von leistungsfähigen, schnellen Rechnern als nichtinvasive Untersuchungsmethoden ermöglicht worden. Gleiches gilt für die Magnetresonanz (MRT) mit zugehöriger Bilderzeugung. Selbst das Radio (DAB) und das Fernsehen mit Flachbildschirmen sind als Computer zu betrachten, ganz zu schweigen von den Smartphones, sie sind Computer mit denen man auch (!) telefonieren kann. Die Telephonie über das Internet ist ebenso digital. In der Industrielektronik sind praktisch alle Steuerungen und Auswertungen digital, wie z. B. für mechanische als auch Laserbohrmaschinen oder für Laserdirektbelichter, die in der Leiterplattenherstellung eingesetzt werden. Die fortlaufende Entwicklung von 3D-Druckern ist ein weiteres Beispiel. Seit den ersten Anfängen hat die Digitalisierung sowohl die Bereiche Mathematik, Signaltheorie, Elektronikbauteile als auch die Materialauswahl für die Herstellung der Leiterplatte beeinflusst.

Mit dem Suchwort „Digitale Signalverarbeitung“ findet man im Internet folgenden Satz: *„Die Methoden der digitalen Signalverarbeitung stehen der Mathematik wie beispielsweise der Zahlentheorie oder der Kodierungstheorie viel näher als der klassischen Elektrotechnik“*. Ausgangspunkt war die allgemeine Bekanntheit der schnellen Fouriertransformation (FFT) ab dem Jahr 1965 [2]. Zusätzlich verbesserten sich im selben Zeitraum die praktischen Möglichkeiten der digitalen Schaltungstechnik, so dass die neu entwickelten mathematischen Verfahren Anwendung finden konnten.

Das Vorwort in [3] legt die „Kinderschuhe“ (infancy) der digitalen Signalverarbeitung auf ca. 1975. In diesem Zusammenhang sind zwei Arbeiten des Mathematikers *G. Strang* zu erwähnen: „Digital Signal processing for Everyone“ aus dem Jahr 2000 und „Too much Calculus“ aus 2001. Aus beiden Arbeiten wird die Diskrepanz, die in der Ausbildung zur Elektrotechnik und Elektronik bestand, ersichtlich: Signalbeschreibung durch Vektoren und Matrizen (als digital zu betrachten) und zuviel Differential- und Integralrechnung, deren geschlossene analytische Lösungen als analog anzusehen sind.

Das Internet ist ein digitales System, die Welt ist digital geworden und mit ihr die Leiterplatte als Transportmedium für die digitalen Signale. Die digitale Revolution ist in vollem Gange und hat Einfluss auf alle Lebensbereiche. Es entbehrt jedoch nicht einer gewissen Ironie: Die Leiterplatte kehrt zurück in die frühe (ca.1960) planare Mikrowellentechnik: ein schneller Impuls mit Anstiegszeiten im ns- Bereich (10^{-9} s) ist nach *Fourier* die Superposition von (analogen) Oberwellen. Er benötigt zur Übertragung eine Bandbreite, die ca. dem Kehrwert der Anstiegszeit entspricht, also 10^9 Hz = 1 GHz, dem Bereich der Mikrowellentechnik. Die Digitaltechnik ist schnelle Analogtechnik. Der digitale Impuls benötigt also zur Beschreibung (analoge) Leitungstheorie: Impedanz, Signallaufzeit, Reflexion, Dispersion und Verluste, sowie die Entwärmung der IC's, deren Wärmedissipation propor-

tional zur Schaltfrequenz ist, sind das beherrschende Thema der Leiterplatte geworden. Es lässt sich zusammenfassen unter dem Stichwort Signalintegrität (signal integrity) und betrifft sowohl Design als auch die Materialauswahl und die Herstellung der Leiterplatte. Die Entwicklung schneller Computer hat die Umsetzung der Theorie der digitalen Signalverarbeitung erst ermöglicht. Beide haben die Leiterplatte vom reinen Verdrahtungselement zum komplexen passiven Bauelement für den Computer selbst und die mit der digitalen Signalverarbeitung realisierten Verfahren gemacht.

- [1] Internet: C. Scheunert: Abtastung – 50 Jahre nach Shannon, 2010
- [2] J. Cooley, J. Tukey: An Algorithm for the Machine Calculation of Complex Fourier Series, 1965 Princeton
- [3] A. Oppenheim, R. Schafer: Discrete Time Signal Processing, 1999 Prentice Hall

1 Vom Schaltplan bis zum PCB-Layout – Überlegungen zum Design

1.1 Designer und CAD-System

Elektronische Geräte unterliegen heute einem erheblichen Preisdruck. Um aber eine hohe Zuverlässigkeit bei gleichbleibender Qualität zu sichern, muss bereits das Design der Leiterplatte so ausgeführt werden, dass zu den vorgegebenen Punkten eine kostengünstige Fertigung möglich ist.

Der Designer ist das Bindeglied zwischen Entwicklung und Fertigung. Deshalb ist hier mit Beginn der Arbeit ein enger Kontakt zu halten, da die Entwicklung weitere Informationen mit Vorgaben und Randbedingungen der Baugruppe übermittelt. Der Designer setzt diese und die Schaltpläne oder Netzlisten des Entwicklers in ein fertigungsgerechtes PCB-Layout (PCB Printed-Circuit-Board = Leiterplatte) um. Dies geschieht ausschließlich mit entsprechenden CAD-Systemen der verschiedenen Anbieter, die den Designer bei der Platzierung, dem Routen (entflechten) und den verschiedenen Testroutinen unterstützen. Für jeden Auftrag wird auf dem CAD-System ein neues Projekt angelegt. In dem Projekt werden die Stromlaufpläne, Netzlisten, erforderlichen Librarys und das PCB-Layout abgelegt. Die elektronischen Schaltungstechnologien, den Stand der Technik und ein entsprechend technologisches Fachwissen sollte der Designer beherrschen. Nach Abschluss des Designs kann mit der Fertigung der Leiterplatte begonnen werden. Das Design ist auf die erforderliche PCB-Technologie (Layout-Struktur, Lagenaufbau, Basismaterial, Verbindungstechniken und Bauformen der Bauelemente) abzustimmen, da die Ausschussrate und Herstellungskosten einer elektronischen Baugruppe zu einem sehr großen Teil durch das Layout bestimmt werden. Nach Beendigung des Designs werden die Dokumentationen und Fertigungsdaten erstellt mit denen möglichst viele Leiterplattenhersteller und Bestücker arbeiten können.

1.2 Schaltpläne im CAD-System generieren oder übernehmen

Der Schaltplan bzw. die Schaltplandaten müssen als Basisdaten in das CAD-System des Designers übernommen werden. Wird das Layout mit dem gleichen CAD-System wie der

Schaltplan erstellt, so können die Daten direkt vom Schematic-Editor in den PCB-Editor übertragen werden. In der Regel erfolgt dabei automatisch eine Überprüfung auf logische Korrektheit und Vollständigkeit.

Etwas aufwendiger ist es jedoch, wenn Schaltplan und Layout mit unterschiedlichen CAD-Systemen erstellt werden. Als erstes sollte überprüft werden, ob der CAE-Datensatz (incl. Symbol-Library) in das Layoutsystem konvertiert werden kann. Hier muss evtl. der konvertierte Schaltplan noch an das neue System angepasst werden (Symbol-, Bauteilbibliothek, Bauteilparameter usw.). Anschließend werden die Schaltplandaten, wie vorher schon beschrieben, in den PCB-Editor übertragen.

Ist ein Konvertieren der Daten nicht möglich, können die Daten mit Hilfe einer Netzliste in das Layoutsystem importiert werden. Auch hier muss die Netzliste meist vorher noch manuell überarbeitet werden. Zum einen müssen die Bauteilnamen (Part-Type) an eine vorhandene Bauteilbibliothek angepasst und auf jeden Fall das Pinning der gepolten Bauteile (Dioden, Transistoren, Elkos usw.) geprüft und geändert werden.

Noch nicht in der CAD-Bibliothek vorhandene Bauteile/Footprints müssen vor dem Einlesen der Netzliste noch erstellt werden. Hierbei ist eine Stückliste oder eine Bill of Material (BOM) hilfreich bzw. erforderlich.

Handgezeichnete Schaltpläne müssen manuell in das CAD-System eingegeben werden. Der manuell eingegebene Schaltplan wird ausgedruckt und danach gegen die Handzeichnung geprüft. Alternativ kann der Schaltplan von einem zweiten Designer eingegeben und durch das CAD-System mit dem ersten Schaltplan gegengeprüft werden. Der fertige Schaltplan ist durch den Kunden freizugeben.

1.3 Aufbau der CAD-Bibliotheken

Die CAD-Bibliothek (CAD-Library) besteht aus mehreren Teilbibliotheken und enthält sowohl die elektronischen Daten (Schaltplansymbol), als auch die physikalischen Daten (Footprint) der Bauelemente sowie die 3D-Ansichten (3D-Modelle).

In der CAD-Bibliothek werden die Schaltplansymbole, die Footprints und die 3D-Modelle miteinander verknüpft und so entsteht das eigentliche Bauteil (Part oder Part Type). In dem Part Type werden auch die Bauteilparameter, die zur späteren Erstellung der Stückliste und der Bill of Material (BOM) erforderlich sind, eingegeben. Zu den Bauteilparametern zählen z. B. die Bestell-Nummer, der Hersteller, der Wert (Value), die Toleranz und eine kurze Bauteilbeschreibung (Description).

Wenn neue Bauelemente in der Schaltung enthalten sind, die noch nicht in der CAD-Bibliothek vorhanden sind, so muss diese ergänzt werden. Jedoch muss ein neues Bauteil nicht immer komplett neu erstellt werden, da auf die schon vorhandenen Footprints oder Schaltplansymbole in den Teilbibliotheken zugegriffen werden kann. Es reicht oft aus, nur die Bauteilparameter anzupassen.

1.4 Erstellung der Leiterplattenkontur (PCB-Outline) und Design-Rules

Neben der Eingabe der Board-Outline (Kontur) werden hier noch diverse Sperrflächen sowie Bereiche mit eingeschränkten Bauhöhen eingegeben. Da Befestigungsbohrungen und Passermarken meist nicht Bestandteil des Schaltplans sind, werden diese jetzt platziert. Als nächstes wird der Lagenaufbau (Layer-Stackup) bestimmt. Je nach elektronischen Vorgaben (Highspeed-Design, Impedanzen und Packungsdichte) muss der Lagenaufbau in Abstimmung mit dem Leiterplattenhersteller genau berechnet werden.

In den Design-Rules werden u. a. die Leiterbahnbreiten, -längen und -abstände, Pad- und Bohrdurchmesser der verschiedenen Via's (durchkontaktierte Bohrungen) und Differential Pairs festgelegt, wobei Signale mit unterschiedlichen Anforderungen in verschiedene Klassen aufgeteilt werden. Durch die Einteilung in verschiedene Klassen können z. B. der Spannungsversorgung andere Leiterbahnbreiten und Abstände oder Impedanzleitungen besondere Parameter zugeordnet werden. Auch die Bauteilabstände und Fabrikationsdaten werden in den Design-Rules eingegeben.

1.5 Anordnung der Bauteile auf der Leiterplatte

Der erste eigentliche (kreative) Designschritt ist die Anordnung der Bauelemente, d. h. die Verteilung und geometrische Platzierung auf der Leiterplattenoberfläche.

Zunächst werden die Bauteile mit vorgegebenen Positionen platziert und fixiert, wie z. B. Stecker, LED-Anzeigen und Taster. Die verbleibenden Bauelemente können automatisch mit dem Autoplacer-Werkzeug des CAD-Systems und/oder interaktiv vom Designer nach vorgegebenen Regeln platziert werden. Für die interaktive Anordnung der Bauteile ist die Darstellung der Signalverbindungen als Luftleitungen/Gummibänder hilfreich

Bei komplizierteren Schaltungen werden die Bauelemente in der Regel manuell (interaktiv) platziert, da Autoplacer nicht immer optimale Ergebnisse liefern. Hier ist der kreative Designer dem System immer noch deutlich überlegen. Ein guter Designer platziert nicht nur nach geometrischen, sondern vor allem nach elektronischen und montage-technischen Gesichtspunkten. Um beim interaktiven Platzieren schnell eine bestimmte Struktur zu erhalten, werden zuerst die Bauteilgruppen platziert, die direkt mit dem oder den Steckern verbunden sind. Vorzugsweise sollte hierbei mit dem Power-Supply begonnen werden, um spätere elektrische Störungen in digitalen und analogen Schaltungsbereichen zu vermeiden. Generell sollten analoge und digitale Schaltungsbereiche räumlich getrennt voneinander platziert werden. Besondere Aufmerksamkeit verlangen Clock-Leitungen bzw. deren Bauteile wie Quarze und Oszillatoren. Diese sollten so nah wie möglich an den Prozessoren/Speichern platziert werden, um möglichst kurze Verbindungen zu erhalten. Eine nächste Besonderheit bilden die Blockkondensatoren, die möglichst direkt neben die Versorgungsanschlüsse der ICs gesetzt werden müssen, wobei hier der Poweranschluss der wichtiger (kurze Verbindung) ist.

3 Flexibles Basismaterial

3.1 FPC & RFPC

Flexible und Starrflexible gedruckte Leiterplatten "FPC" und "RFPC" (Flexible Printed Circuits, Rigid Flex Printed Circuits) haben sich seit vielen Jahren als leichte, dünne und biegsame Schaltungsträger und Verbinder etabliert. Als Basisfolie für FPC und RFPC werden weltweit Polyimidfolien verwendet, welche allen üblichen Lötprozessen in der Elektronik-Industrie standhalten. PET- und PEN-Folien, welche auch zur Herstellung von FPC zum Einsatz kommen, aber nur begrenzt löttauglich sind, werden hier nicht berücksichtigt. Industriebereiche wie Telekommunikation, Automobilelektronik, Sensortechnik, Medizinelektronik, Computer und Peripherie sowie Maschinenbau sind Hightech-Branchen, welche seit Jahrzehnten FPC und RFPC in Großserien mit Erfolg einsetzen.

Wie bei starren Leiterplatten haben sich bestimmte Basismaterialien, hier Polyimidfolien, Kupferfolien, Klebersorten und spezielle Lötstopplacke, in gängigen Schichtdicken und Kupfersorten sowie Lagenaufbauten etabliert.

Mechanisch gebohrte Durchgangs- oder Sacklöcher sowie Laser "gebohrte" und metallisierte Bohrungen bei FPC und RFPC sind schon lange Stand der Technik. FPC und RFPC können mechanisch durch Bohren, Stanzen und Fräsen oder per Laser-drill und Laser-cut bearbeitet werden, je nach geforderter Präzision und abhängig von der zu fertigenden Stückzahl.

In Abhängigkeit von produkt- und prozessbedingten Anforderungen kommen unterschiedliche Polyimid-, Kupferfolien und Kleberkombinationen zum Einsatz. Viele flexible Basismaterialien sind UL gelistet, in geeigneten Materialkombinationen lassen sich die daraus hergestellten FPC und RFPC auch UL zertifizieren.

3.1.1 Herstellung von flexiblem Basismaterial: 1-lagige Kupferfolie, kleberlos

Eine geeignete Kupferfolie wird Rolle zu Rolle, μm -genau, mit Flüssig-Polyimid auf der Treatmentseite beschichtet und durch Erhitzen fest mit der Kupferfolie verbunden. Die Wärme bewirkt eine Polymerisation des flüssigen Polyimids. Das fertige Produkt nennt man "kleberloses" Basismaterial, da sich zwischen der Polyimid- und Kupferschicht kein zusätzlicher Kleber befindet. Im Vergleich zu flexiblem Basismaterial mit Kleberschicht, kann das kleberlose Basismaterial erheblich dünner gestaltet werden. *Abbildung 3.1* zeigt die prinzipielle Methode.

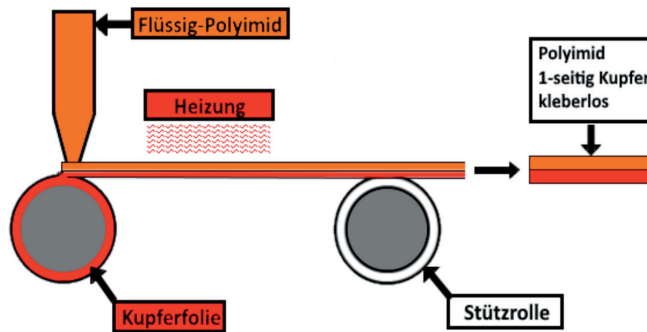


Abb. 3.1: Prinzipielle Herstellung von einseitigem kleberlosem flexiblem Basismaterial

Die Haftung des Kupfers wird durch geeignetes Treatment erzeugt. Bei Mehrlagen-FPC und -RFPC hat das kleberlose Basismaterial eindeutige Vorteile. Die Gesamtdicke wird spürbar reduziert und die Biegsamkeit entsprechend verbessert, weiterhin wirkt sich das kleberlose Material sehr positiv bei der Laserbearbeitung und bei der Z-Ausdehnung aus.

3.1.2 Herstellung von flexiblem Basismaterial: 1-lagige Kupferfolie, mit Kleber zwischen Polyimidfolie und Kupferfolie

Die Herstellung von kleberbehaftetem flexiblem Basismaterial verläuft ähnlich und ist in *Abbildung 3.2* dargestellt. In einer Rolle zu Rolle-Fertigung wird flexibles Polyimid mit Kleber beschichtet und unter Temperatur und Druck mit einer Cu-Folie laminiert. Als (flexible) Kleber stehen Epoxy- bzw. der etwas temperaturbeständigere Acrylkleber zur Verfügung.

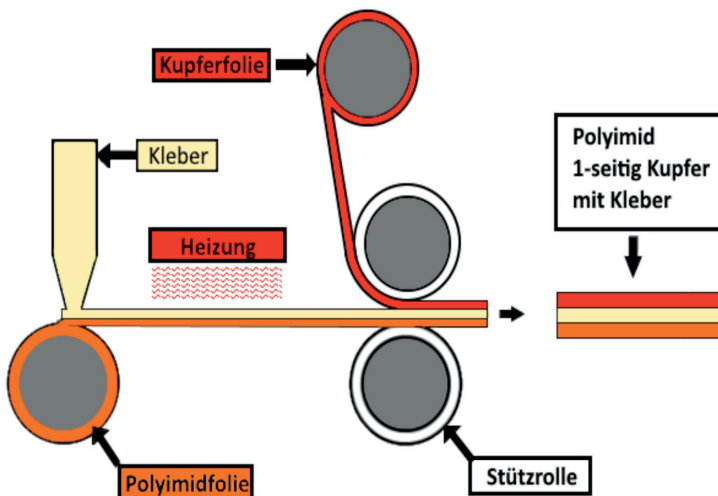


Abb. 3.2: Herstellung von flexiblem Basismaterial mit Kleber

3.2 Basismaterialien aus denen in der Leiterplatten-Produktion FPC oder RFPC als Endprodukt entstehen

Aufbau und Dicken häufig eingesetzter Basismaterialien sind in *Abbildung 3.3* dargestellt.

Typische flexible Basismaterialien

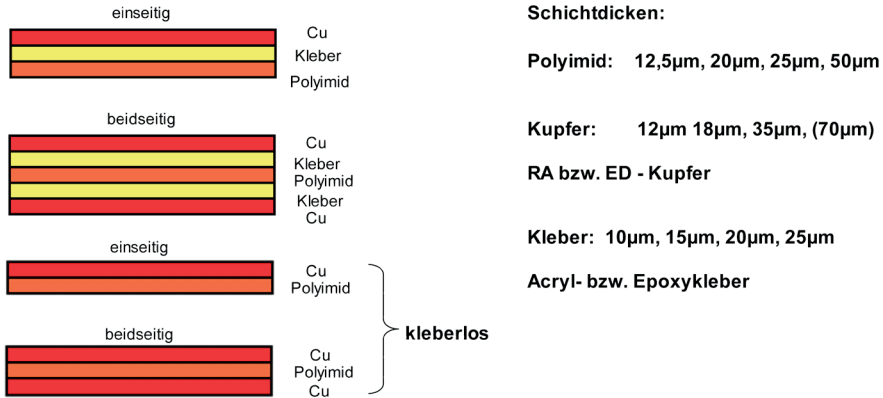


Abb. 3.3: Typische flexible Basismaterialien

Abhängig von der Lagenzahl der zu fertigenden Schaltung, der unterschiedlichen Durchkontaktierungen und Oberflächen sowie der Anforderungen an die Konturgebung, sind bis zu 300 Arbeitsschritte für eine Schaltung keine Seltenheit.

Als Isolationsmaterialien werden Deckfolie, Verbundfolie und Flexlack nach *Abbildung 3.4* eingesetzt. Übliche Dicken des Prepreg für die RFPC Produktion: 50 µm und 80 µm.

Deckfolien, Verbundfolien und Lötstopplack:

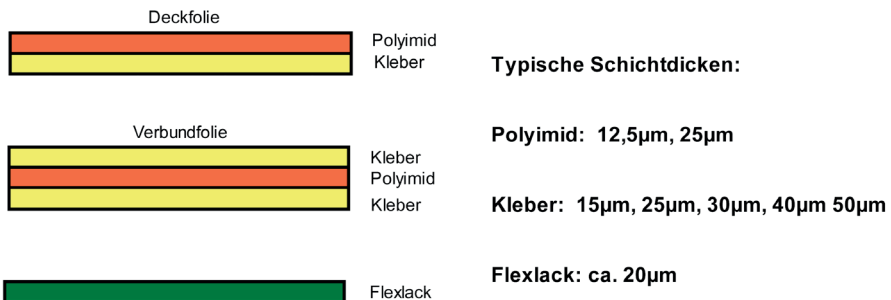


Abb. 3.4: Flexible Isolationsmaterialien

7 Das Registrieren von Mehrlagen-Schaltungen (Multilayer)

7.1 Einleitung

Die Herstellung von Multilayern benötigt das gesamte Spektrum der industriellen Herstellungsmethoden und Fertigungsverfahren.

Das Basismaterial beginnt mit Erdöl und anderen anorganischen Materialien wie Sand (Silizium, Glasgewebe) und Kupfer sowie anderen Metallen. Schon die Herstellung des Ausgangsmaterials (Basismaterials) erfordert den Einsatz von Gießmethoden (Cu-Barren) und deren Verfeinerung zu Folie, Glaswebetechnik und die gesamte organische Chemie zur Herstellung von Harzen mit bestimmten Eigenschaften.

Die weitere Verarbeitung benutzt die gesamte Bandbreite von galvanischen, photochemischen und mechanischen Technologien, wie auch Laserbohren und Plasmareinigung. Die Multilayerherstellung umfasst die photolithographischen Prozesse, die Datenerfassung und statistische Prozesskontrolle nach den einzelnen Herstellungsschritten, wie Ätzen und Laminieren.

Es sind in der Regel dünne Lamine, die nach jedem Prozessschritt Dimensionsänderungen erfahren, die aber praktisch nie vorausbestimmbar sind.

Gute Multilayer-Registrierung bedeutet, dass mechanische Größen und Positionen, die durch den Kunden als Endverbraucher vorgegeben sind, zusammenpassen und dadurch lange Funktion und Zuverlässigkeit der Schaltung garantieren. Die Liste der Positionen die übereinstimmen müssen ist lang und umfasst als wichtigste die:

- Die Position von Bohrung und Lötauge, im Folgenden Pad genannt
- Die Lage Pad zu Pad zwischen unterschiedlichen Lagen
- Die Lage Pad zu Pad auf der gleichen Lage
- Bohrung zu Bohrung zwischen Lagen
- Bohrung zu Bohrung auf der gleichen Lage
- Schaltungsrand zu Pads oder Kontaktfingern
- Bild des Lötstopplacks zu Pads auf der Außenlage
- Bild des Bestückungsdrucks zur Lötstopmmaske
- Auf flexiblen Schaltungen die Lage der Deckfolie zum Leiterbild
- Die Lage der SMD-Komponenten bezogen auf das Außenlagenbild

- Die gefräste Kontur zum Leiterbild
- Gefräste Vertiefungen (Taschen) zum Leiterbild bzw. Pads
- Die Lage von Prepregausschnitten für einlamierte Komponenten zum Leiterbild

Das Problem der Multilayer-Registrierung ist die Sicherstellung der Position von diskreten Elementen zu anderen diskreten Elementen bzw. die Sicherstellung einer hinreichenden Überlappung von geometrischen Größen.

Ein guter Ausgangspunkt ist die Annahme, dass das Basismaterial nicht stabil ist und nach jedem Fertigungsschritt Dimensionsänderungen auftreten und sich alles in Bezug auf alle anderen Größen (Pads, Löcher, Kanten usw.) bewegt.

Beim Design einer elektrischen Schaltung (Schaltbild) sind die elektrischen Verbindungen Striche und erst bei der Realisierung der Schaltung treten die Unzulänglichkeiten hervor.

Zu Beginn der Designphase sind die Leiterbahnen Striche, die die elektronischen Komponenten, verbinden um eine funktionsfähige Schaltung zu erzeugen. Das Schema zeigt nur die elektrische Verbindung und hat keine Verbindung zur mechanischen Realisierung. Nur während der Designphase der Leiterplatte beginnt für das elektrische Schema eine Realisierung. Der Designer muss die mechanische Größe der Komponenten berücksichtigen, sowie die Lage der Verbindungspunkte (durchkontaktierte Bohrungen) zur Verbindung mit anderen Komponenten, so wie es das elektrische Schema zeigt, ohne dass elektrische Kurzschlüsse oder fehlerhafte Verbindungen entstehen. Je größer und dichter gepackt die Schaltung ist, desto schwieriger ist es, die Schaltung unter Berücksichtigung der mechanischen Einschränkungen zu realisieren. Unter der Annahme eines guten fertigungsgerechten Designs, das unter den vorgesehenen Umgebungsbedingungen zuverlässig arbeitet, spielt die Registrierung zunächst keine Rolle.

Die Registrierung ist eine Funktion der Fertigungstoleranzen und der Materialeigenschaften und nicht des elektrischen Designs. Die Linien des elektrischen Designs sind immer perfekte Verbindungen zwischen Landeflächen der Komponenten bzw. durchkontaktierten Bohrungen, nicht jedoch die Leiterbahnen auf der realisierten Schaltung, wie die *Abbildung 7.1a, b* zeigt.

Der Kunde liefert das elektrische Schema in Form elektronischer Daten (z. B. Gerber Daten), die der Leiterplattenhersteller wegen einer kostengünstigen Fertigung in einen Mehrfachnutzen (multiple panel) umsetzt.

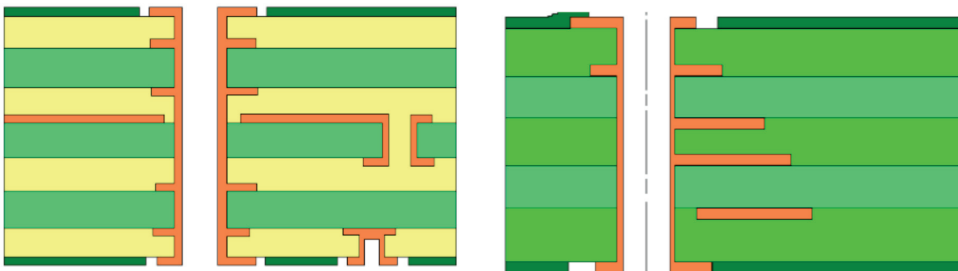


Abb. 7.1a: Gute Registrierung

Abb. 7.1b: Schlechte Registrierung

Während der Herstellung einer mehrlagigen Leiterplatte (Multilayer) werden Registrierungsprobleme durch Verfolgen der dynamischen Änderungen von Bildern und mechanischen Größen während jedes Produktionszyklus mit einer Reihe von Echtzeitmessungen und Ausrichtungsprozessschritten gelöst.

Gemessen wird

- ... bei der Herstellung und bei der Verwendung eines Films im lithographischen Prozess zum Abbilden einer Lage (Filmvorlage-Ausrichtung, Filmvorlage-Stanzen, DI(Direktbelichtungs)-Ausrichtung);
- ... bei der Herstellung einer Innenlage, die mit anderen Innenlagen verbunden werden soll (Nach-Ätzen-Stanzen bzw. optische Ausrichtung zum Bonden oder Nieten);
- ... zwischen dem Laminierungsprozess und Bohren von Löchern (Röntgenbohrung und -analyse);
- ... während des Bohrens (optisch ausgerichtetes Bohren);
- ... bei der Abbildung der Außenlagen auf bestehende Bohrungen (Filme stanzen oder optisch ausgerichtete Außenlagen-Belichtung);
- ... bei der optischen Ausrichtung des Außenlagenbildes für die Lötstopmasken-Belichtung;
- ... wenn ein AOI(automatic optical inspection)- oder ein elektrischer Test (Kameraausrichtungs-Prüfmaschinen) verwendet wird.

Kurz gesagt, ist der gesamte Leiterplattenherstellungsprozess eine Welt der Kameras und Zielpunkte (Targets) geworden!

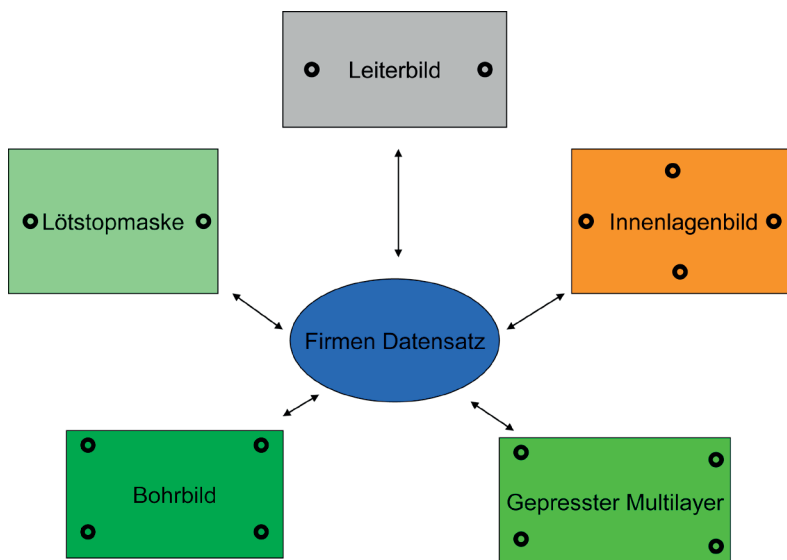


Abb. 7.2: Zusammenspiel der Messdaten bei den verschiedenen Produktionsschritten. Erzeugen von Zielpunkten in der CAM-Phase für verschiedene Prozesse und Versendung der Messergebnisse während der Produktion zurück zum Werksdatensatz um die Registrierung zu verbessern.

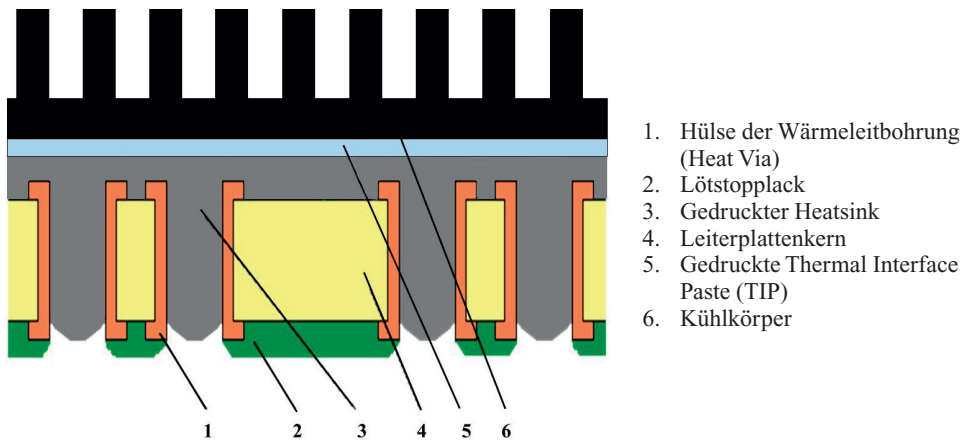


Abb. 8.128: Gedrucktes Heatsink in der Kombination mit einer gedruckten Thermal Interface Paste (TIP)

Kombination druckfähiger Heatsink-Pasten (HSP) und Thermal Interface Paste (TIP)

Bei einigen Applikationen, wie z. B. LED-Straßenbeleuchtungen oder bestimmten High Power-Anwendungen, bei denen Leiterplatten hohen Betriebsspannungen ausgesetzt sind, ist eine doppelte Isolationsschicht erforderlich, zum Teil gesetzlich vorgeschrieben.

Diese Anforderung kann durch eine Kombination von druckfähigen Heatsink-Pasten und der siebdruckfähigen TIM über dem Heatsink erfüllt werden. Auf Grund der Härte der gedruckten Heatsink-Paste stellt diese eine effiziente Basis für die Thermal Interface Paste dar.

Das gedruckte Heatsink ermöglicht noch einen zusätzlichen Schutz, wenn die kontaktierenden Metallkanten nicht ganz gratfrei sind und/oder Fremdpartikel zwischen TIP und Metall gelangen, welche die Durchschlagfestigkeit herabsetzen können.

Die Heatsink-Paste wird hierbei zum Verfüllen der Wärmeleitbohrungen sowie zur Wärmespeicherung verwendet. Die optimale thermische Anbindung an das Heatsink wird dann durch die Thermal Interface Paste TIP erreicht (Abb. 8.128).

8.6.8 Thermische Ankoppelung durch Verguss

Die Wärmeabführung über Thermal-Interface-Materialien, wie in Kapitel 8.6.6 beschrieben, kann noch ergänzt werden durch einen kompletten Verguss der Baugruppe mit Vergussmassen. Der physikalische Effekt beim Wärmetransport ist der des Wechsel von einem luftgebundenen Wärmetransport zu einem festkörpergebundenen Wärmetransport. In einer ersten Näherung hat das umhüllende Medium bereits eine um den Faktor 10 bessere Wärmeleitung, hinzu kommen noch die reduzierten Wärmeübergangswiderstände, um nur die beiden Effekte mit den größten Einflüssen zu benennen. Als Beispiel hierzu sei die folgende in Abbildung 8.129 dargestellt thermische Simulation zu betrachten [10]:

In diesem Spritzgusskörper zeigt bereits eine Polymerumhüllung mit einer gegebenen Wärmeleitfähigkeit von ca. 0,3 W/mK gegenüber einem luftgefüllten Gehäuse eine deutliche Temperaturabsenkung der Wärmequelle ca. 40 °C.

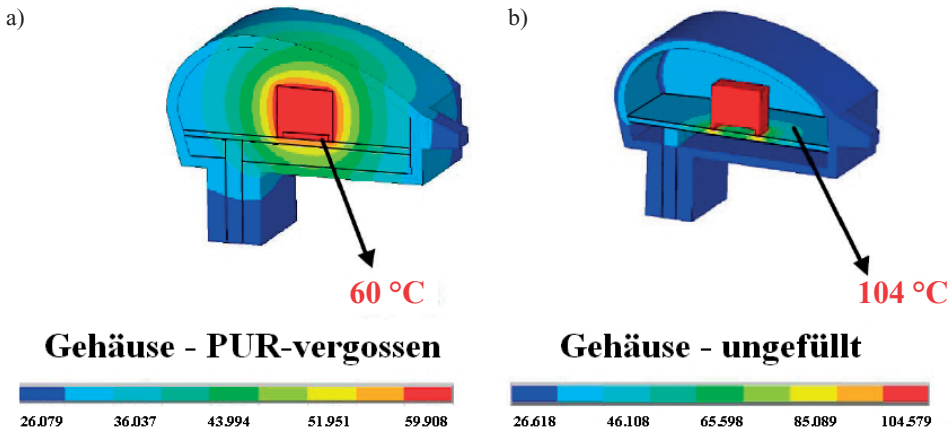


Abb. 8.129: Die Wärmeableitung in einer mit Polyurethanharz (PUR) vergossenen Wärmequelle im Vergleich zu einem zweischaligen Gehäuse [10]

- a) Gehäuse kompakt und homogen (PUR, $\lambda = 0,3 \text{ W/mK}$) innen reine Wärmeleitung
 b) Gehäuse zweischalig innen Luft, Wärmeaustausch innen durch Strahlung und Konvektion, außen durch Konvektion (Wärmeübergangskoeffizient $a = 15 \text{ W/m}^2\text{K}$)

Es zeigt sich in Modellrechnungen, dass die Wärmeableitung einer Wärmequelle von 5 W insbesondere beim Übergang von Luft zu einem Verguss mit einer Wärmeleitfähigkeit von bis zu 1 W/mK den größten Einfluss auf die Temperaturabsenkung hat. Eine Erhöhung der Wärmeleitfähigkeit im Verguss auf 2 W/mK senkt die Quelltemperatur zwar weiter ab, aber nicht so stark wie beim Übergang zu einem Verguss.

Auch ein partieller Verguss – in Analogie zur Kapselung von Chips in der ersten Ebene – ermöglicht zum einen durch die bessere thermische Anbindung an den Bauelementträger (Leiterplatte) und zum anderen durch die mit dem Verguss erreichte Vergrößerung der zum Wärmeabfluss verfügbaren Oberfläche eine Reduzierung der Bauelementtemperatur.

In diesem Zusammenhang sei nochmals darauf hingewiesen, dass eine Temperaturabsenkung von nur 10 °C nach dem *Arrhenius*-Modell die Lebensdauer des entsprechenden Bauelementes um den Faktor 2 verlängert.

8.6.9 Wärmespeicherung

In bestimmten Anwendungen ist eine (zusätzliche) Dämpfung von Spitzentemperaturen gewünscht. Hier bieten sich entsprechend formulierte Phase Change Materialien oder thermochemische Speicher an.

Diese Phase Change Materialien durchlaufen zum Abpuffern einer Wärmespitze zwar auch eine Phasenumwandlung und nehmen hierdurch Energie auf, sind aber in eine Matrix eingebettet, die eine äußere Formstabilität gewährleistet [12, 13].

In *Abbildung 8.130* ist das Prinzip dargestellt. Die Verlustwärme wird direkt durch Desorption in der funktionalen Beschichtung umgesetzt und muss nicht an die Umgebung abgeführt werden. Der thermische Widerstand R_{th3} wird eliminiert und durch eine Wärmesenke oder Wärmekapazität ersetzt, weil in diesem Fall ein transienter Wärmefluss betrachtet wird.

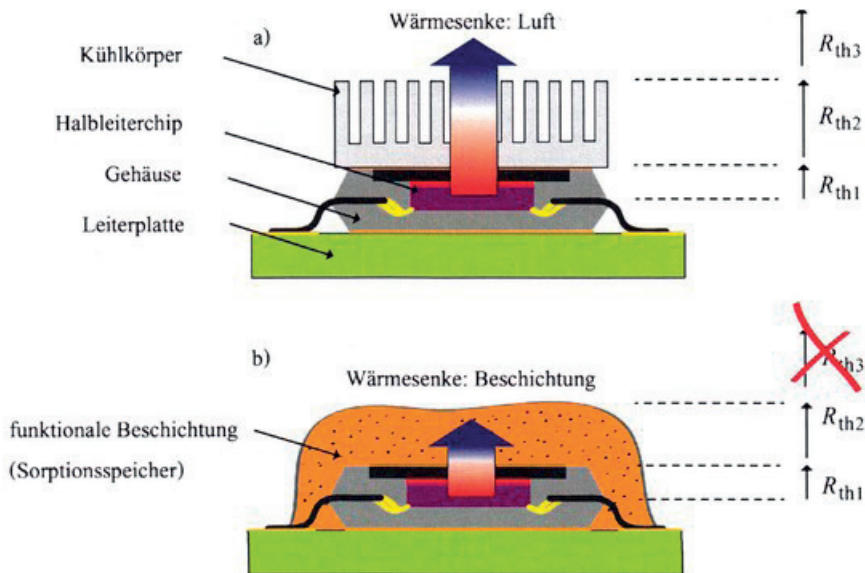


Abb. 8.130:

- a) Konventionelle Luftkühlung eines Bauelementes im Vergleich zu
 b) einer funktionalen Beschichtung mit Sorptionsspeichereigenschaften

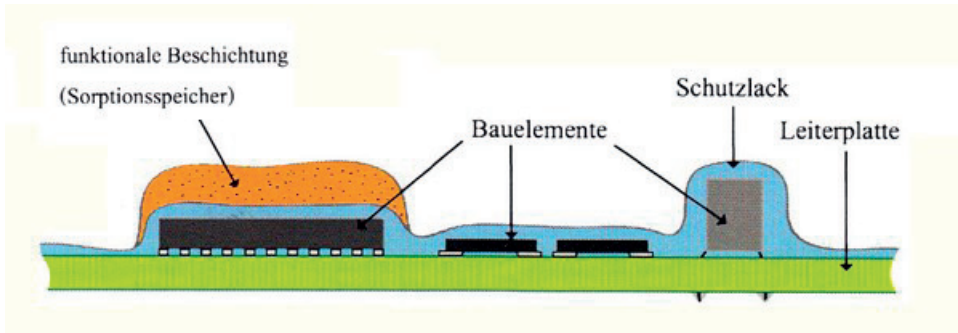


Abb. 8.131: Selektive Integration eines Sorptionsspeichers in eine elektronische Baugruppe

In der *Abbildung 8.131* ist schematisch dargestellt, wie eine möglichst variable und selektive Integration eines Sorptionsspeichers für elektronische Baugruppen realisiert werden kann. Mit einem selektiven Applikationsverfahren (Dispenser) wird die Sorptionsspeichermasse selektiv mit definiertem Volumen (Speicherkapazität) auf die Wärmequelle aufgebracht und anschließend gehärtet.

Die Vorteile dieses Verfahrens liegen zum einen in der relativ einfachen und automatisierbaren Applikation des Sorptionsspeichers und zum anderen in der Vermeidung von zusätzlichen Wärmeübergangswiderständen durch die Benetzungseigenschaften des noch flüssigen Sorptionsspeichers.

Sacklöcher (Blind Vias)

Eine weitere Form von Via sind die sogenannten Sacklöcher (Blind Via). Es handelt sich um Kontaktlöcher, welche von Löt- oder Bestückungsseite ausgehend nicht ganz bis zur gegenüberliegenden äußeren Lage kontaktieren (Abb. 8.157). Hier sind noch weitere Differenzierungen möglich, die aber in diesem Kontext nur untergeordnete Bedeutung haben.

Befindet sich das Sackloch auf der Innenlage, so wird es durch die nachfolgend aufgebraachte Außenlage abgedeckt oder vergraben. Ein derartiges Sackloch, welches nicht bis zu den äußeren Lagen kontaktiert, bezeichnet man auch als vergrabenes Kontaktloch (Buried Via).

Beim Auflaminieren der nächsten Aufbau- lage kann es zu Lufteinschlüssen in diesen Sacklöchern kommen, die bei späteren thermischen Belastungen zu Verwölbungen und/ oder Rissen in der nächsten Signallage führen würden. Auch bei harzbeschichteten Folien erreicht man prozessbedingt nur eine unzureichende Verfüllung mit dem Laminatharz.

Innenliegende Durchkontaktierungen (Buried Vias)

Die dritte Art Vias, und um diese geht es bei dem nachfolgend behandelten Pluggingprozess hauptsächlich, sind innenliegende Durchkontaktierungen, oder auch Buried Vias genannt. Diese Durchkontaktierungen gehen durch Teile oder den gesamten Innenlagenkern eines Multilayers und werden später von den Außenlagen abgedeckt (Abb. 8.157). Sie unterscheiden sich von den vorgenannten Blind Vias darin, dass sie zunächst durchgängig sind und sich daher unproblematischer bei der Verfüllung verhalten. Man verfüllt von der einen Seite und die Luft kann auf der anderen Seite entweichen, so dass eine Verfüllung ohne Lufteinschlüsse möglich ist.

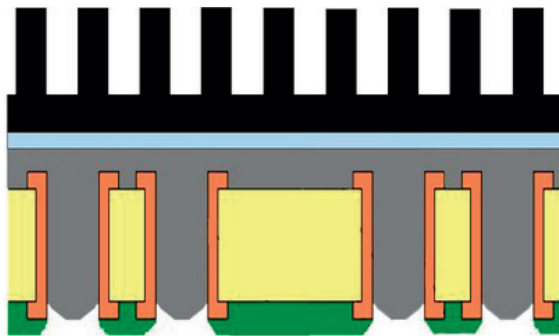


Abb. 8.158: Mit einer Wärmeleitpaste (Heatsinkpaste) verfüllte thermische Durchkontaktierungen

Via in Pad

Die Microvia-Technologie bietet den Vorteil der Raumgewinnung durch einen kleineren Durchmesser der Durchkontaktierung und auch kleinere Padgeometrien. Die gleichzeitige Möglichkeit des Verzichts auf das Auffächern der Anschlüsse (Fan-Out) durch direkte Kontaktierung über die SMD-Pads bietet weitere Vorteile, da die Außenlagenkontaktierung

nicht durch die Plated Through Holes (PTHs) gestört wird. Hier wird auch der Ausdruck Via in Pad (VIP) oder auch Active Pad benutzt. Bei der Via-in-Pad-Technik werden beispielsweise Durchkontaktierungen in der Aussenlage gepluggt und metallisiert. Auch die Anbindung über lasergebohrte Sacklöcher in die Innenlage wird praktiziert. Diese Bohrungen können mit galvanisch abgeschiedenem Kupfer aber auch mit harzbasierenden Pasten verfüllt werden. Die metallisierte Fläche dieser Durchkontaktierung wird dann, wie in *Abbildung 8.159* dargestellt, Bestandteil eines Pads. Besonders bei dieser Anwendung muss größter Wert auf die Planarität der Verfüllung und die Qualität der nachfolgenden Verkupferung der Pluggingpaste gelegt werden, da dieser Verbund durch den Lötprozess sehr stark thermisch gestresst wird.

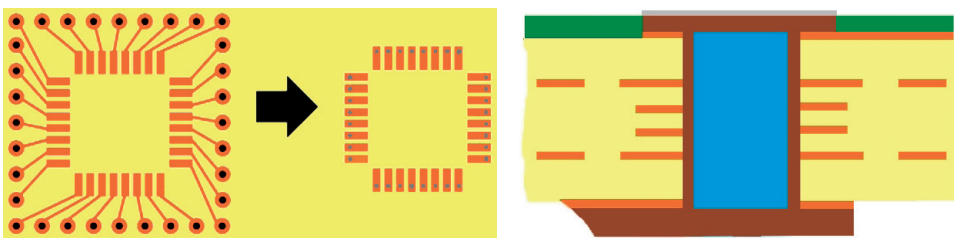


Abb. 8.159: Reduzierung des Fan-Out durch Via-in-Pad-Technik (VIP)
 Links: Aufsicht im Layout
 Rechts: Schnittbild (Füllung elektrisch nicht leitend)

8.9.3 Arten von Abdeckungen und Füllungen von Vias

Eine erste Unterscheidung des Schutzes von Durchkontaktierungen kann über die resultierende geometrische Erscheinung der Füllpaste erfolgen. Die Paste kann nach der Applikation konkav in die Durchkontaktierung mehr oder weniger „ingesackt“ sein, im englischen Sprachgebrauch als Dimpled Via Protection definiert. Der umliegende Ring ist gering bis unvollständig mit der Füllpaste abgedeckt (*Abb. 8.160 Links*).

Zeigt die Füllpaste nach der Applikation eine Erhebung über der Durchkontaktierung (*Abb. 8.160 Mitte*), bezeichnet man diese als „Bumped Via Protection“. Sie tritt typischerweise nach dem kompletten Verfüllen von Durchkontaktierungen auf.

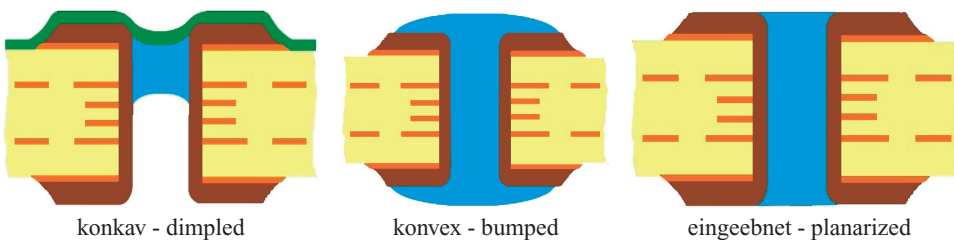


Abb. 8.160: Füllpastenoberfläche nach der Applikation (das elektrolytisch abgeschiedene Kupfer ist dunkelbraun dargestellt)

Für Plugginganwendungen mit einer Übermetallisierung wird eine möglichst ebene Verfüllung, meist mechanisch eingeebnet gefordert (*Abb. 8.160 Rechts*).

Unabhängig von der Art der Beschichtungsstoffe und Füllpasten unterscheidet die IPC-4761 in sieben Typen des Schutzes von Durchkontaktierungen (Via Protection).

Via Protection Typ I beschreibt die sogenannten Tented Vias (*Abb. 8.161*). Ein reines Überspannen von Durchkontaktierungen ohne Materialeintrag entsprechend dieser Definition ist nur mit Trockenfilmresisten möglich, die per Vakuumlamination aufgebracht und dann photostrukturiert werden. Das freiliegende Kupfer in der Durchkontaktierung kann zu Problemen in der späteren Anwendung führen. Eine beidseitige Lamination (*Abb. 8.161 b*) ergibt einen besseren Schutz des Kupfers in der Hülse, aber auch hier sind Probleme durch freiliegendes Kupfer auch nicht ausgeschlossen. Ein einseitiges Tenting wird nicht empfohlen.

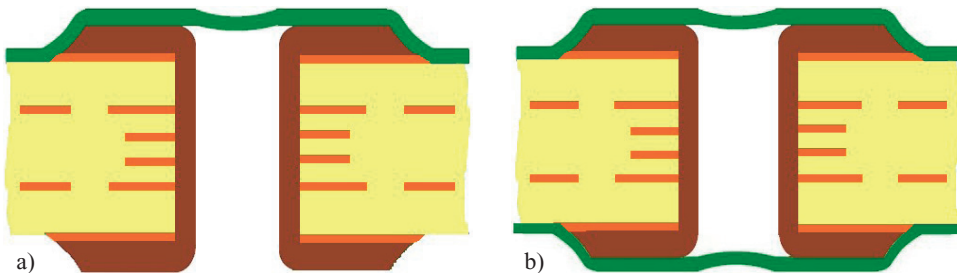


Abb. 8.161: Schematische Darstellung zu Typ I, Tented Via

Via Protection Typ II beschreibt ebenfalls sogenannte Tented Vias. Bei dieser Vorgehensweise werden die Vias mit zwei (unterschiedlichen) Materialien abgedeckt (*Abb. 8.162*). Es handelt sich üblicherweise um zwei Tenting-Prozesse vom Typ I, bei der eine verstärkte Überspannung erreicht wird. Eine nennenswerte Abdeckung im Via findet nicht statt. Ein einseitiges Tenting wird nicht empfohlen.

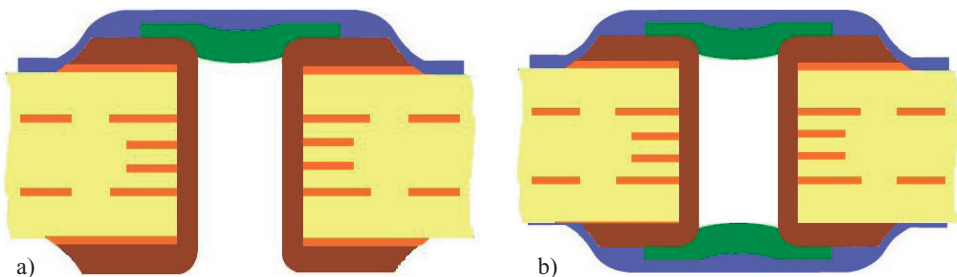


Abb. 8.162: Schematische Darstellung zu Typ II, Tented Via

Via Protection Typ III beschreibt teilverfüllte Vias (*Abb. 8.163*). Der Typ III sollte nicht über freiliegendes Kupfer appliziert werden. Die Applikation erfolgt üblicherweise mittels

10 Mechanisches Bohren und Fräsen

10.1 Bohren von Leiterplatten

Jahrzehntlang konnte das mechanisch gebohrte Loch den wachsenden Anforderungen der Leiterplatte standhalten und gilt auch heute noch als sichere und kostengünstige Methode zur Bohrungserzeugung. In der Praxis werden heute Großserien bis zu einem (minimalen) Durchmesser von 0,20 mm gebohrt. Bohrdurchmesser von 0,15 mm und kleiner sind ebenfalls realisiert. Diese Bohrungen werden heute jedoch bei großen Stückzahlen überwiegend mittels Laser gefertigt. Für die Produktion von HDI-Leiterplatten (High-Density-Interconnect) werden zur Zeit beide Verfahren parallel eingesetzt.

10.1.1 Das Konzept der mechanischen Highspeed-Bohrmaschinen

Mechanische Highspeed-Bohrmaschinen bestehen funktional aus drei Bewegungsachsen X, Y und Z. Dabei dienen die ersten beiden Achsen der Positionierung des Bohrers über den Bohrpositionen und die Z-Achse sorgt für die eigentliche Bohrbewegung in das Werkstück hinein. Die durch die Z-Achse bewegte Spindel spannt dabei den Bohrer ein und sorgt für die benötigte Drehzahl.

Zur Aufnahme der hohen Beschleunigungskräfte besteht das Maschinenbett (Y-Achse) aus Vollgranit. Darauf montiert sind die beiden Traversenständer mit dem Traversenbalken (X-Achse), die ebenfalls aus Granit gefertigt sind. Als Alternativmaterial wird bei diesem Konstruktionsprinzip auch Mineralguss mit ähnlichen Eigenschaften eingesetzt. Die Führung der X- und Y-Achse erfolgt durch ein Profilschienensystem mit je zwei Schienen pro Achse, wobei Führungswagen mit Kugeln als Wälzkörper verwendet werden. Dieses System ermöglicht in Verbindung mit den eingesetzten Linearmotoren eine absolute Reproduzierbarkeit der Anfahrpositionen bei hohen Geschwindigkeiten und großen Beschleunigungen. Die Mikro-Bohrköpfe (Z-Achse) sind auf der X-Achse mit jeweils vier Führungswagen montiert und mittels einer oberen und einer unteren Verbindungsstange mechanisch gekoppelt (*Abb. 10.1*). Der in der Y-Achse verfahrbare Maschinentisch ist auf sechs Führungswagen montiert und hinsichtlich geringer Massen optimiert (Stahl-Wabenprofil). Die zwei Linearmotoren der X- und Y-Achse sind mittig zwischen den beiden Profilschienensystemen angeordnet und ermöglichen damit eine berührungslose Kraft- und Bewegungsübertragung. Die Linearmotoren ersetzen die herkömmlichen Elemente wie AC-Motor, Kupplung und Kugelgewindtrieb. Dadurch sind höhere Verfahrgeschwindigkeiten und größere Beschleunigungen möglich. Außerdem

werden die Positioniergenauigkeit und die Langzeitstabilität bei geringerer Maschinenwartung verbessert.

Über eine CNC-Steuerung, die Linearmotoren und die linearen Messsysteme erfolgt ein schwingungsfreies Positionieren der X- und Y-Achse bei optimalen Positionierzeiten und höchster Positioniergenauigkeit.

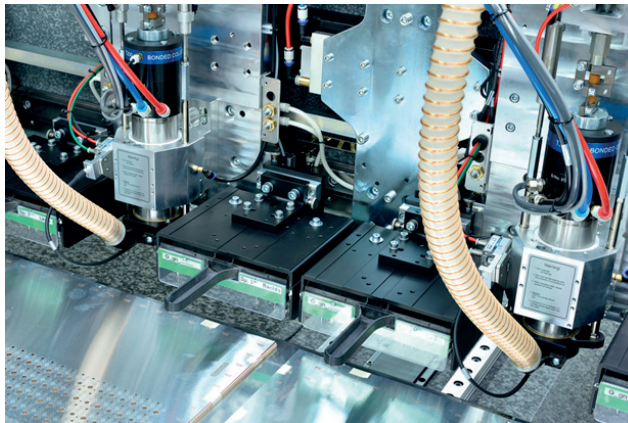


Abb. 10.1: X-Achse mit Mikro-Bohrköpfen und Werkzeugkassetten (Quelle: Schmoll Maschinen)

Highspeed-Bohrmaschinen sind weiterhin mit folgenden Funktionsmodulen ausgestattet:

- Mikro-Bohrkopf mit Einzelantrieb
- Bohrspindeln mit einem Drehzahlbereich bis 300.000 1/min
- Niederhalter mit kleinster Innenbohrung bis 2,0 mm
- Aufnahmeplatten mit spielfreier Registrierung
- Werkzeugkassetten bzw. -kette bis 1.200 Bohrer pro Spindel
- Euromagazin mit Tool-Management
- Lasermessgerät zur Werkzeugüberwachung (Qualitätssicherung)
- Technologie des Kontaktbohrens
- Ringloses Bohren mit Nachsetzen
- Quickdrill-Funktion

Die Konstruktion der Highspeed-Bohrmaschinen ermöglicht auch die Ausstattung mit einem Beladesystem.

Mit dem Mikro-Bohrkopf wird der eigentliche Bohrvorgang durchgeführt. Dem Z-Achsen-vorschub kommt hierbei eine entscheidende Bedeutung zu. Die Hubbewegung des Bohrkopfes erfolgt durch einen Kugelgewindetrieb in Verbindung mit einem wassergekühlten AC-Servomotor. Als rotatives Messsystem für die Z-Achse wird der im AC-Servomotor eingebaute Resolver benutzt. Als Vorschubantrieb für die Z-Achse kommen auch Linearmotoren zum Einsatz, welche die Genauigkeit und Dynamik weiter steigern (Abb. 10.2).

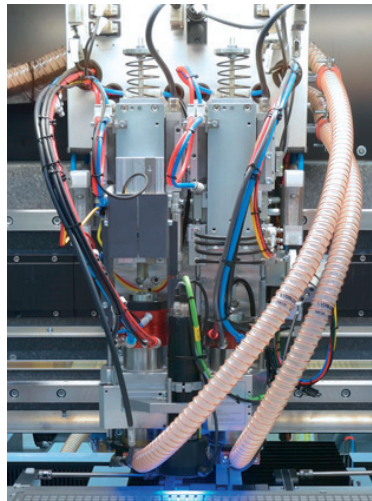


Abb. 10.2: Doppelkopf Bohrachse mit Linearmotor (Quelle: Schmoll Maschinen)

Um beim Mikrobohren eine vorteilhaftere Ausnutzung der Hartmetalleigenschaften zu erreichen, geht die zukünftige Entwicklung bei kleineren Bohrdurchmessern auf höhere Schnittgeschwindigkeiten und damit auf höhere Drehzahlen. Eine Erhöhung der Drehzahl bewirkt bei gleichem Vorschub pro Umdrehung eine Erhöhung der Vorschubgeschwindigkeit in der Z-Achse und damit eine höhere Produktivität der Maschine (höhere Hubzahlen pro Zeiteinheit). Heute sind Bohrspindeln mit 200.000 U/min Stand der Technik. Damit können Bohrungen mit einem Durchmesser von $> 0,4$ mm gegenüber langsamer drehenden Spindeln mit höherer Schnittgeschwindigkeit erzeugt werden. Um diese These zu bestätigen, wurde ein 10-lagiger Multilayer ($2 \times 1,6$ mm) mit einem Durchmesser von $0,3$ mm und unterschiedlichen Spindeldrehzahlen sowie gesteigerten Vorschüben gebohrt. Wie das Ergebnis in *Abbildung 10.3* zeigt, ergibt sich zwischen der Ausgangsdrehzahl von 110.000 U/min und der Höchstdrehzahl von 200.000 U/min eine Produktivitätssteigerung von 56 %.

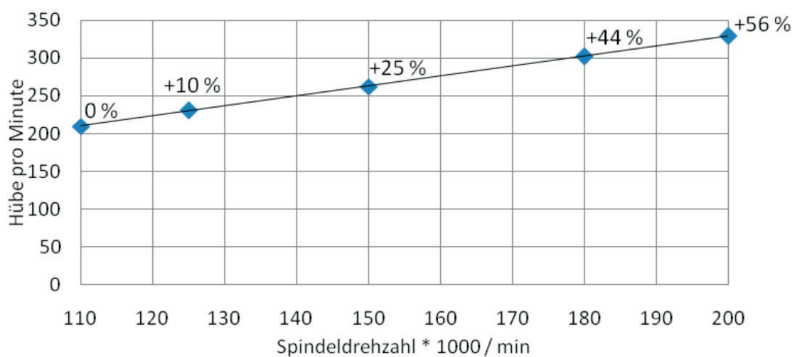


Abb. 10.3: Hubzahlen pro Minute in Abhängigkeit von der Spindeldrehzahl (Vorschub = $17 \mu\text{m}/1$, Rückhub = $50 \mu\text{m}/1$, Z-Hub = $5,35$ mm, Bohrraster = $2,0$ mm, gesamte Bohrtiefe = $3,85$ mm)

13 Röntgen-Messungen von Multilayern

Durchmetallisierte Bohrungen bei Mehrlagenschaltungen können kaum mit den von der CAM vorgegeben theoretischen Koordinaten gebohrt werden, da die Herstellung der Mehrlagenschaltungen bis zum Bohrprozess toleranzbehaftet ist. Die Platine schrumpft und/oder dehnt sich und mit ihr das Leiterbild und somit auch die Lötäugen. Oft kommt es auch zu Verschiebungen zwischen den einzelnen Lagen.

13.1 Skalierung des Bohrprogramms

Der Fussballtrainer Sepp Herberger hat einmal gesagt: „Das Runde muss ins Eckige“. Bei der Leiterplatte könnte man sagen „Das kleine Runde (Bohrer) muss ins grössere Runde (Lötäuge)“. Je nach Qualitätsanspruch kann eine der in *Abbildung 13.1* dargestellten Situationen gefordert sein.

$$\text{Restring} = (\text{Durchmesser Lötäuge} - \text{Durchmesser Bohrung}) / 2 \quad \text{Gl. <13.1>}$$

Bei *Abbildung 13.1* wird immer die Paarung kritisches Lötäuge (Pad) und kritische Bohrung betrachtet, d.h. bei der Paarung Werkzeugdurchmesser/Lötäuge, wo der theoretische Restring am kleinsten ist.

13.2 Skalier-Verfahren

Meist verhalten sich die geometrischen Veränderungen eines Los (eine bestimmte Anzahl gleicher Platinen) ähnlich, d.h. diese schrumpfen und dehnen in ähnlichen Dimensionen. Daher versucht man meist, die Koordinaten des Bohrprogramms so zu verändern, dass der gewünschte Restring entsteht.

In den nachfolgenden Kapiteln werden mit aufsteigender Komplexität und hoffentlich auch Genauigkeit die Verfahren beschrieben, um die gewünschten Restringe zu erreichen. Alle nachfolgenden Ausführungen gehen davon aus, dass vier Messmarkenpositionen von der Plattenmitte aus vermasst sind und das Bohrprogramm den Programmnullpunkt in der

Plattenmitte hat. Zudem wird angenommen, dass der Verzug in der Platine einigermaßen linear verläuft.

In der *Abbildung 13.2* ist eine theoretische Anordnung der Messmarken dargestellt. In der Praxis sind die Messmarken durch die Fertigungstoleranzen nicht mehr so schön nach allen Seiten symmetrisch ausgerichtet. Die nachfolgenden Kapitel zeigen, wie man diese Abweichungen korrigiert.

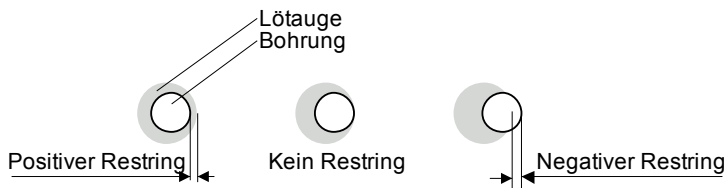


Abb. 13.1: Definition des Restringes

13.2.1 Kompensation durch nominales Bohren

Eine besonders preisgünstige Fertigung entsteht, wenn es gelingt die zu erwartenden Verzüge der einzelnen Lagen im Voraus zu erkennen und die einzelnen Lagen (Layer) mit Vorgabewerten so zu skalieren, dass nominal gebohrt werden kann und die gewünschten Restringe damit erreicht werden können.

Eine geschickte Vorskaliierung hilft natürlich auch dann, wenn die nachfolgenden Optimierungen trotzdem eingesetzt werden.

13.2.2 Bohren der Aufnahme-Positionen

In allen vier Ecken einer Mehrlagenschaltung (Multilayer) werden in jeder Lage mit dem Leiterbild Messmarken aufgebracht, welche via Röntgentechnik oder durch Aufbohren sichtbar gemacht werden können. Bei der Anordnung der Messmarken spricht man von Stackpad-Vermessung oder von Einzelpad-Vermessung. In *Abbildung 13.2* ist eine Ecke einer Mehrlagenschaltung mit den Messmarken einer Einzelpad-Vermessung dargestellt.

Bei einer Stackpad-Anordnung liegen die Messmarken aller Lagen in jeder Ecke an derselben Position. Theoretisch ist damit in jeder Ecke von einem Röntgengerät nur eine Messmarke zu sehen, in der Praxis wird dies aber eine grössere Messmarke sein, welche vor allem die grössten Abweichungen zeigt. Vor- und Nachteile der beiden Messmarken-Anordnungen sind offensichtlich.

Bei den Einzelpad-Vermessungen erhält man exaktere Informationen über die einzelnen Lagen einer Mehrlagenschaltung. Die Vermessung dauert aber länger, da jede Position in jeder Lage in allen 4 Ecken angefahren und geröntgt werden muss. Das mechanische Aufbohren der einzelnen Lagen und das optische Messen ist auch ein mögliches Verfahren, kommt aber eher seltener zur Anwendung.

Die Stackpad-Vermessung geht wesentlich schneller, da an jeder Ecke nur einmal gemessen werden muss. Allerdings ist das Resultat weniger aussagekräftig.

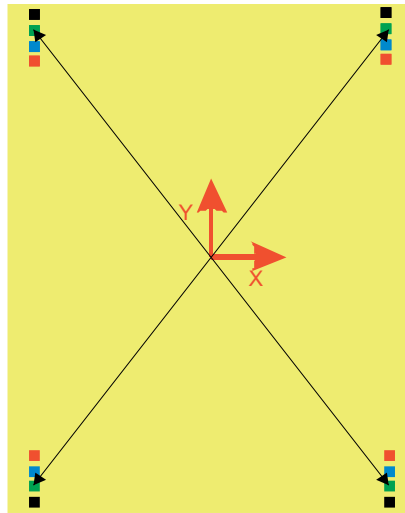


Abb. 13.2: Positionen der Messmarken auf den Lagen eines Multilayers

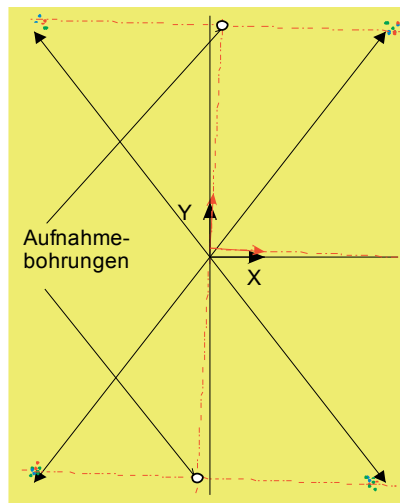


Abb. 13.3: Berechneter Nullpunkt eines Koordinatensystems der minimale Abweichungen der (farbigen) Messpunkte der einzelnen Lagen ergibt. Danach Positionierung der Aufnahmebohrungen mit diesem Nullpunkt.

Es gibt eine paar Lieferanten, welche Maschinen für die Auswertung der Messmarken und das Bohren der Aufnahmebohrungen anbieten. Alle RAB-Maschinen (Röntgen-Aufnahme-Bohren) und auch die Maschinen, welche mit den freigelegten Messmarken arbeiten, bieten das Ausmitteln der Abweichungen durch Rotation und Translation der Aufnahmebohrungen an, so dass die Abweichungen in allen 4 Ecken möglichst gering sind und möglichst ähnliche Werte haben.

16 Chemische Prozesse

16.1 Bohrlochreinigung – Desmear-Prozess

Mit zunehmenden Anforderungen an die mechanischen und elektrischen Eigenschaften von Mehrlagenschaltungen kommt den Verfahren zur Bohrlochreinigung immer mehr Bedeutung zu. Die steigende Verdrahtungsdichte macht die Entwicklung alternativer Verfahren und Materialien zur Leiterplattenherstellung notwendig, welche ihrerseits neue und spezifische Ansprüche an den Desmear-Prozess stellen. Hierbei ist unter anderem an den sequentiellen Aufbau gedacht. Diese Technologie erfordert sowohl in Bezug auf die Reinigung lasergebohrter Sacklöcher kleinster Durchmesser als auch zur Erzeugung haftfähiger Cu-Schichten auf unkaschiertem Basismaterial eine abgestimmte und leistungsfähige Reinigung der Leiterplatte nach dem Bohren.

Als Harzverschmierung oder Smear bezeichnet man Harz- und Glasrückstände, die aufgrund der starken Wärmeentwicklung im vorangegangenen Bohrprozess entstanden sind. Die Entstehung dieser in ihrer chemischen Struktur schwer zu charakterisierenden, hartnäckigen Rückstände ist unvermeidbar. Menge und Art der Harzverschmierungen sind stark abhängig u. a. von den Bohrbedingungen, dem Basismaterial und dem Aushärtungsgrad des verarbeiteten Dielektrikums.

Die primären Ziele aller kommerziellen Desmear-Verfahren [1, 2] sind:

- Reinigung aller Cu-Oberflächen von Harz- und Glasrückständen
- Entfernung von losem Bohrmehl
- Aufrauung/Reinigung des Basismaterials durch Harzabtrag zur Erzeugung gut haftender Cu-Schichten

Bevor auf die einzelnen Verfahren im Detail eingegangen wird, soll an dieser Stelle ein kurzer Vergleich vorgenommen werden, aus dem Bedeutung, Verbreitung und Anwendung der Verfahren abgeleitet werden kann.

Bei der Plasma-Bohrlochreinigung (*Kap. 16.1.4*) wird die Leiterplatte in einer Vakuumkammer der Einwirkung eines Plasmas ausgesetzt. Der Angriff von Radikalen erzeugt dabei eine gereinigte und fluorierte Basismaterialoberfläche. Auch Glasfasern werden mit diesem Verfahren geätzt. Aufgrund der relativ geringen Angriffsgeschwindigkeit des Plasmas auf das Basismaterial und der anlagenbedingten hohen Investitionen ist der Durchsatz in solchen Anlagen sehr beschränkt. Ein Plasma-Desmear wird deshalb vorwiegend bei Basismaterialien angewendet, die aufgrund ihrer chemischen Struktur von den üblichen Ätzmedien nur unzulänglich angegriffen werden (Teflon, Polyimid, Polyphenylenether, ...).

Die saure Bohrlochreinigung (*Kap. 16.1.5*) ist ein Verfahren, bei dem der Angriff auf das Basismaterial in einem stark sauren Medium (konzentrierte Schwefelsäure oder konzentrierte Chromsäure) stattfindet.

Betrachtet man sich die chemische Struktur des Haftverbundes zwischen Glasfaser und Kunststoffmatrix des Basismaterials (*Abb. 16.1*), so erkennt man ein prinzipielles Problem aller sauren Desmear-Prozesse. Die Verankerungsstruktur des Füllstoffes, die Siloxan-Ätherbrücken, wird in stark sauren Elektrolyten angegriffen und aufgelöst. Entlang der Glaskapillare kann die Prozesschemie in das Basismaterial eindringen und zum sogenannten Wicking, einer Rückverkopferung in Bereichen hoher Glasfaserdichte (*Abb. 16.2*), führen.

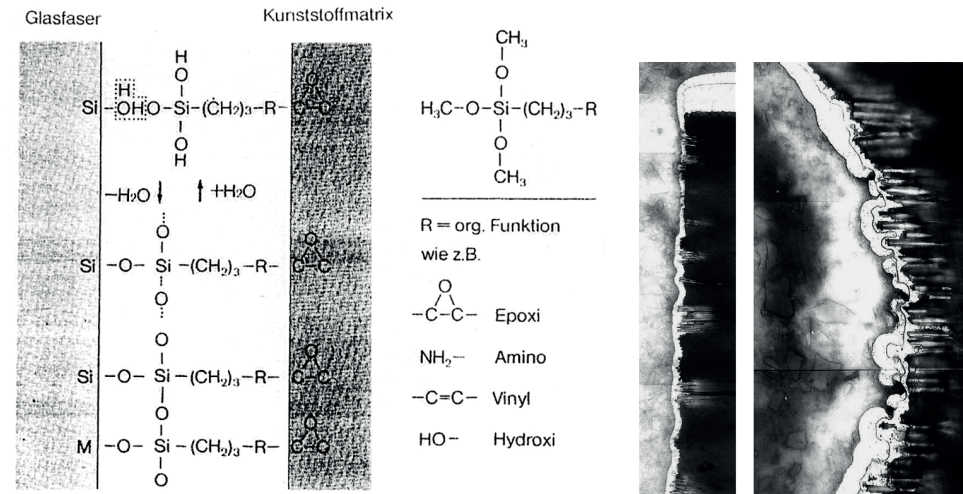


Abb. 16.1: Verbund zwischen Glasfaser und Basismaterial

Abb. 16.2: Wicking

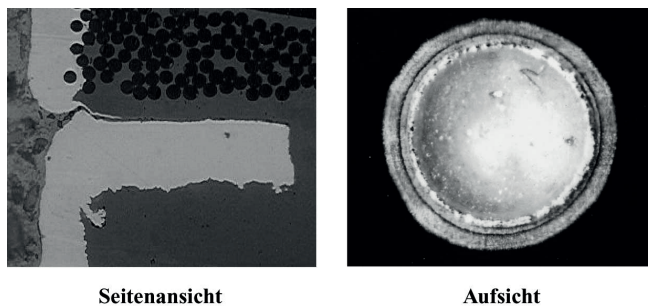


Abb. 16.3: Pinkring

In diesen Kavernen besteht bei nicht ausreichendem Spülen die Gefahr der Verschleppung von Prozesschemikalien, die im ungünstigsten Falle zu Fehlstellen in der Durchkontaktierung führen.

Die Kupferoxidschicht auf den Innenlagen, welche die Haftung der geätzten Cores mit den Prepregs garantiert, ist gegenüber stark sauren Medien nicht resistent und kann ebenfalls von diesen attackiert und geätzt werden. Delaminationen und Pinkring (*Abb. 16.3*) sind dann das Resultat.

Alkalische Bohrlochreinigung

Aufgrund der oben beschriebenen Schwierigkeiten bei der Prozessführung der sauren Verfahren wurde in den 80er Jahren ein alkalisches Verfahren auf Permanganat-Basis entwickelt, das deutliche Vorteile zu den sauren Prozessen aufweist in Bezug auf:

- Haftung der Cu-Hülse
- Wicking
- Pinkring und Delamination

Die Angriffsgeschwindigkeit auf die Harzoberflächen ist hoch, so dass horizontale Durchlaufanlagen mit niedrigen Verweilzeiten und hohem Durchsatz in vielen Fertigungen eingesetzt werden.

Die Bohrlochreinigung mit Permanganat hat sich nach Einführung schnell verbreitet und stellt momentan das am weitesten verbreitete Verfahren in der Leiterplattenfertigung von Multilagenschaltungen dar.

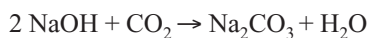
In den folgenden *Kapiteln 16.1.1 bis 16.1.3* wird deshalb im Detail die Chemie, Verfahrenstechnik und Analytik dieses Prozesses dargelegt.

16.1.1 Alkalischer Permanganat Prozess

Der Gesamt Ablauf dieses Prozesses besteht aus drei Verfahrensschritten [3 - 5], in denen die Harzoberflächen zunächst für den nachfolgenden Ätzschritt vorbereitet werden (Quellen), gefolgt vom eigentlichen alkalischen Permanganatbad (Ätzen) und dem abschließenden Reduzieren, in dem die entstandenen Reaktionsprodukte vollständig von der Leiterplatte entfernt werden.

16.1.1.1 Quellen

Beim Quellen wird die Leiterplatte und vor allem das Harz des Basismaterials dem Einfluss eines organischen Lösungsmittels, des Quellers, ausgesetzt. Unterstützt von Alkalität und hohen Temperaturen von bis über 80 °C dringt dieses in das Dielektrikum ein und weicht es unter Volumenvergrößerung, dem Quellen, auf. Neben der Verweildauer sind Konzentration des Quellers, pH-Wert und Temperatur entscheidend für die Eindringtiefe des Lösungsmittels in das Basismaterial. Diese wiederum besitzt einen starken Einfluss auf die Harzabtragsrate im nachfolgenden Permanganat-Bad. Die Konzentration der Natronlauge verringert sich während der Produktion nicht nur durch Ausschleppung und Umsetzung mit dem Basismaterial, sondern auch über die Reaktion mit Kohlendioxid aus der Luft.



Dabei wird der Queller mit Natriumcarbonat aufgesalzt. Bei hohen Na_2CO_3 -Gehalten kann es zu einer Trennung zwischen der organischen und der wässrigen Phase kommen.